

Ir. Habib Satria, M.T, IPP.
Moranain Mungkin, S.T., M.Si.
Prof. Dr. Dadan Ramdan, M.Eng., M.Sc.
Muhammad Fadlan Siregar, S.T., M.T., IPM.



SISTEM DIGITAL

SISTEM DIGITAL

Penulis : **Ir. Habib Satria, MT, IPP**
Moranain Mungkin, ST, M.Si
Prof. Dr. Dadan Ramdan, M.Eng, M.Sc
Muhammad Fadlan Siregar, ST, MT

Editor : **Muhammad Rouf**

Desain Cover : **Muzammil Akbar**

Ilustrasi : **Freepik**

Ukuran: 21 x 29.7 cm; Hal: iv + 50 (54)

Cetakan I, Agustus 2023

ISBN 978-623-8179-68-8



Penerbit

Insight Mediatama

Anggota IKAPI No. 338/JTI/2022

Watesnegoro No. 4 (61385) Mojokerto

Whatsapp 087762245559

www.insightmediatama.co.id

© **All Rights Reserved** Ketentuan Pidana Pasal 112-119 Undang-undang Nomor 28 Tahun 2014 Tentang Hak Cipta. Dilarang keras menerjemahkan, memfotokopi, atau memperbanyak sebagian atau seluruh isi buku ini tanpa izin tertulis dari penerbit dan penulis

Kata Pengantar

Puji syukur dipanjatkan kehadiran Tuhan Yang Maha Esa atas rahmat dan karunia-Nya, sehingga kami dapat menyusun buku ajar manual untuk percobaan Sistem Digital. Buku ini disusun menggunakan pendekatan pembelajaran berdasarkan kompetensi, sebagai konsekuensi logis dari Kurikulum KKNi yang menggunakan pendekatan kompetensi (*CBT: Competency Based Training*).

Sumber dan bahan ajar pokok Kurikulum KKNi adalah buku manual maupun interaktif dengan mengacu pada FORTEI atau standarisasi dunia kerja. Buku ini diharapkan digunakan sebagai sumber belajar pokok oleh peserta praktikum untuk mencapai kompetensi kerja standar yang diharapkan dunia kerja.

Penyusunan buku ini dilakukan melalui beberapa tahap, yakni dari penyiapan materi modul, penyusunan naskah secara tertulis, setting dengan bantuan komputer, serta divalidasi dan diujicobakan empirik secara terbatas. Validasi dilakukan dengan teknik telaah ahli (*expert-judgment*), sementara ujicoba empirik dilakukan pada beberapa peserta praktikum. Harapannya, modul yang telah disusun ini merupakan bahan dan sumber belajar yang sesuai untuk membekali peserta praktikum dengan kompetensi kerja yang diharapkan. Namun demikian, karena dinamika perubahan dunia kerja begitu cepat terjadi, maka modul ini masih akan selalu diminta masukan untuk bahan perbaikan atau revisi agar supayaselalu relevan dengan kondisi lapangan.

Pekerjaan berat ini dapat terselesaikan, tentu dengan banyaknya dukungan dan bantuan dari berbagai pihak yang perlu diberikan penghargaan dan ucapan terima kasih. Dalam kesempatan ini tidak berlebihan bilamana disampaikan rasa terima kasih dan penghargaan yang sebesar-besarnya kepada berbagai pihak, terutama tim penyusun buku (penulis, editor, tenaga komputer, tenaga ahli desain grafis) atas dedikasi, pengorbanan waktu, tenaga, dan pikiran untuk menyelesaikan penyusunan buku ini.

Kami mengharapkan saran dan kritik dari para pakar di bidang psikologi, praktisi dunia usaha dan industri, dan pakar akademik sebagai bahan untuk melakukan peningkatan kualitas buku. Diharapkan para pemakai berpegang pada azas keterlaksanaan, kesesuaian, dan fleksibilitas dengan mengacu pada perkembangan IPTEKS pada dunia kerja dan potensi serta dukungan kerja dalam rangka membekali kompetensi standar pada peserta didik.

Demikian, semoga buku ini dapat bermanfaat bagi kita semua, khususnya peserta Praktikum Sistem Digital, atau praktisi yang sedang mengembangkan bahan ajar percobaan.

DAFTAR ISI

KATA PENGATAR	iii
DAFTAR ISI	iv
MODUL 1: Gerbang-Gerbang Logika Komputer	1
MODUL 2: Korespondensi Aljabar Boolean	8
MODUL 3: Pernyataan Logika	14
MODUL 4: Implementasi Rangkaian Kombinasi Gerbang NAND.....	16
MODUL 5: Rangkaian Flip-Flops.....	19
MODUL 6: JK Flip-Flops	24
MODUL 7: Master Slave JK Flip-Flops	28
MODUL 8: Counter Up dan Counter Down	32
DAFTAR PUSTAKA	35

MODUL I

GERBANG-GERBANG LOGIKA KOMPUTER

A. TUJUAN

Adapun tujuan percobaan ini adalah :

1. Melakukan pengujian rangkaian sesuai gambar 1 dan mengkonfirmasi sifat rangkain tersebut.
2. Memeriksa rangkaian papan ACT DK-1 berdasarkan petunjuk yang ada.
3. Memberikan alasan mengapa kondisi LED menyala dengan terang pada gambar 2.

B. PERALATAN DAN BAHAN

1. Papan ACT DK-1
2. *Power supply*
3. Multimeter
4. Kabel jumper pelangi
5. Kabel power

C. TEORI

Gerbang logika adalah suatu entitas dalam elektronika dan matematika boolean yang mengubah satu atau beberapa masukan logik menjadi sebuah sinyal keluaran logik. **Gerbang logika** terutama diimplementasikan secara elektronis menggunakan dioda atau transistor, akan tetapi dapat pula dibangun menggunakan susunan komponen-komponen yang memanfaatkan sifat-sifat elektromagnetik. Logika merupakan dasar dari semua penalaran. Untuk menyatukan beberapa logika, kita membutuhkan operator logika dan untuk membuktikan kebenaran dari logika, kita dapat menggunakan tabel kebenaran. Tabel kebenaran menampilkan hubungan antara nilai kebenaran dari proposisi atomik. Dengan tabel kebenaran tersebut, suatu persamaan logika ataupun proposisi dapat dicari nilai kebenarannya. Tabel kebenaran pasti mempunyai berbagai aplikasi yang dapat diterapkan karena mempunyai fungsi tersebut. Salah satu dari aplikasi tersebut yaitu dengan menggunakan tabel kebenaran kita dapat mendesain suatu rangkaian logika.

Gerbang yang diterjemahkan dari istilah asing *gate*, adalah elemen dasar dari semua rangkaian yang menggunakan sistem *digital*. Semua fungsi digital pada dasarnya tersusun atas gabungan beberapa gerbang logika dasar yang disusun berdasarkan fungsi yang diinginkan. *Gerbang -gerbang dasar* ini bekerja atas dasar logika tegangan yang digunakan dalam teknik digital. Logika tegangan adalah asas dasar bagi gerbang-gerbang logika. Dalam teknik *digital* apa yang dinamakan logika tegangan adalah dua kondisi tegangan yang saling berlawanan. Kondisi tegangan “ada tegangan” mempunyai istilah lain “berlogika satu” (1) atau “berlogika tinggi” (high), sedangkan “tidak ada tegangan” memiliki istilah lain “berlogika nol” (0) atau “berlogika rendah” (low). Dalam membuat rangkaian logika kita menggunakan gerbang-gerbang logika yang sesuai dengan yang

MODUL II

KORESPONDENSI

ALJABAR BOOLEAN

A. TUJUAN

Adapun tujuan percobaan ini adalah :

1. Membuat sebuah gerbang NOT menggunakan 3 input gerbang NAND dan membuktikannya dengan rumus Aljabar Boolean.
2. Membuat Gerbang AND dengan kombinasi Gerbang NAND dan membuktikannya dengan rumus Aljabar Boolean.
3. Membuat Gerbang OR dengan kombinasi Gerbang NAND dan membuktikannya dengan rumus Aljabar Boolean.

B. PERALATAN DAN BAHAN

1. Papan ACT DK-1
2. *Power Supply*
3. Multimeter
4. Kabel jumper pelangi
5. Kabel power

C. TEORI

Aljabar Boolean

Aljabar boolean, adalah sistem aljabar himpunan atau proposisi yang memenuhi aturan-aturan ekivalen logis.

- Misalkan B dengan operasi + (OR) dan * (AND), atau suatu komplemen, dan dua elemen yang beda 0 dan 1 yang didefinisikan pada himpunan atau proposisi, sehingga a,b dan c merupakan elemen B yang mempunyai sifat-sifat identitas, komutatif, distributif dan komplemen.
- Misalkan F dengan operasi + (OR) dan • (AND), atau suatu komplemen (‘), dan dua elemen yang beda 0 dan 1 yang didefinisikan pada himpunan atau proposisi, sehingga a,b dan c merupakan elemen B yang mempunyai sifat-sifat identitas, komutatif, distributif dan komplemen.

MODUL III

PERNYATAAN LOGIKA

A. TUJUAN

Adapun tujuan percobaan ini adalah :

1. Membuat Rumus Logika dari gambar rangkaian Logika.
2. Memeriksa karakteristik fungsi dari rangkaian logika.
3. Membuat Tabel Kebenaran dari rangkaian Logika.

B. PERALATAN DAN BAHAN

1. Papan ACT DK-1
2. *Power Supply*
3. Multimeter
4. Kabel Jumper Pelangi
5. Kabel Power

C. TEORI

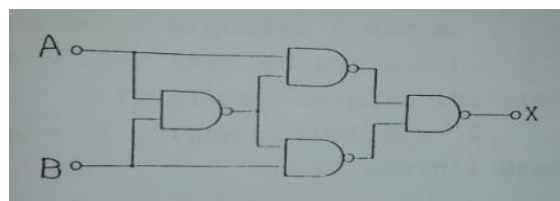
Gerbang dasar logika merupakan bentuk gambaran yang mengkombinasikan masukan–masukan sinyal digital menjadi satu keluaran digital yang baru. Dalam elektronika digital bilangan matematika yang digunakan adalah bilangan Biner. Bilangan ini hanya terdiri dari dua sistem bilangan yaitu “0” dan “1”, berbeda dengan bilangan desimal yang memiliki 10 sistem bilangan mulai “0” sampai dengan “9”.

Pada elektronika digital angka “0” pada bilangan biner mewakili tingkat tegangan rendah (dibawah 1V) dan angka “1” mewakili tingkat tegangan tinggi (antara 3V s.d. 5V).

Gerbang kombinasional merupakan pengkombinasian atau gabungan dari gerbang-gerbang dasar sehingga didapatkan suatu output yang kita inginkan. Gerbang-gerbang dasar yang digunakan pada praktik ini yaitu gerbang AND, OR, NAND dan NOT.

C. PROSEDUR PERCOBAAN

1. Tunjukkanlah rumus logika dari rangkain-rangkain berikut ini pada gambar 3.1



(a)

MODUL IV

IMPLEMENTASI RANGKAIAN KOMBINASI GERBANG NAND

A. TUJUAN

Adapun tujuan percobaan ini adalah :

1. Membangun fungsi masing-masing gerbang NAND mengikuti aturan formula yang ada.
2. Memeriksa Fungsi tersebut menggunakan rangkain ACT DK-1.
3. Membuat rangkaian Half Adder.

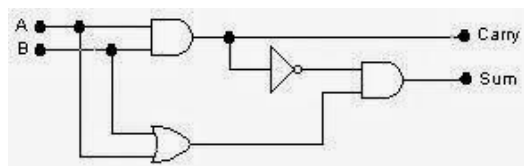
B. PERALATAN DAN BAHAN

1. Papan ACT DK-1
2. *Power Supply*
3. Multimeter
4. Kabel jumper pelangi
5. Kabel power

C. TEORI

Half adder merupakan rangkaian elektronika yang bekerja melakukan perhitungan penjumlahan dari 2 buah bilangan biner, yang masing-masing terdiri dari 1 bit. Rangkaian ini memiliki dua input dan dua buah output, salah satu outputnya dipakai sebagai tempat nilai pindahan dan yang lain sebagai hasil dari penjumlahan.

Rangkaian ini bisa dibangun dengan menggunakan IC 7400 dan IC 7408. Seperti yang terlihat pada gambar dibawah ini, rangkaian half adder merupakan gabungan beberapa gerbang NAND dan satu gerbang AND. Karakter utama sebuah gerbang NAND dalah bahwa ia membalikkan hasil dari sebuah gerbang AND yang karakternya hanya akan menghasilkan nilai satu ketika kedua inputnya bernilai satu, jadi gerbang NAND hanya akan menghasilkan nilai nol ketika semua inputnya bernilai satu.



MODUL VI

JK FLIP-FLOPS

A. TUJUAN

Adapun tujuan percobaan ini adalah :

1. Membangun rangkain JK F/F menggunakan RS F/F.
2. Membangun rangkain JK F/F menggunakan RS F/F dengan penambahan sebuah clock.
3. Memeriksa sifat dari F/F ini.

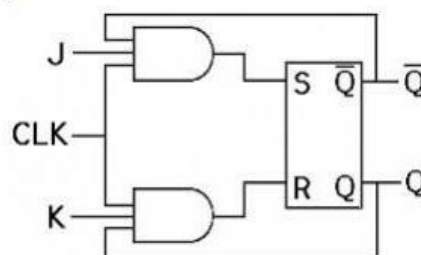
B. PERALATAN DAN BAHAN

1. Papan ACT DK-1
2. *Power Supply*
3. Multimeter
4. Kabel jumper pelangi
5. Kabel power

C. TEORI

JK flip-flop merupakan flip-flop yang dibangun berdasarkan pengembangan dari RS flip-flop. JK flip-flop sering diaplikasikan sebagai komponen dasar suatu counter atau pencacah naik (up counter) ataupun pencacah turun (down counter). JK flip flop dalam penyebutannya di dunia digital sering di tulis dengan simbol JK -FF. Dalam artikel yang sedikit ini akan diuraikan cara membangun sebuah JK flip-flop menggunakan komponen utama berupa RS flip-flop.

Rangkaian Dasar JK Flip-Flop



Gambar rangkaian di atas memperlihatkan salah satu cara untuk membangun sebuah flip-flop JK, J dan K disebut masukan pengendali karena menentukan apa yang dilakukan oleh flip-flop pada saat suatu pinggiran pulsa positif diberikan. Rangkaian RC mempunyai tetapan waktu yang sangat pendek, hal ini mengubah pulsa lonceng segiempat menjadi impuls sempit. Pada saat J dan K keduanya 0, Q tetap pada nilai terakhirnya.

Pada saat J rendah dan K tinggi, gerbang atas tertutup, maka tidak terdapat kemungkinan untuk mengeset flip-flop. Pada saat Q adalah tinggi, gerbang bawah

MODUL VII

MASTER SLAVE JK- F/F (MS JK-F/F)

A. TUJUAN

Adapun tujuan percobaan ini adalah :

1. Membangun rangkain JK F/F menggunakan RS F/F.
2. Membangun rangkain JK F/F menggunakan RS F/F dengan penambahan sebuah clock.
3. Memeriksa sifat dari F/F ini.

B. PERALATAN DAN BAHAN

1. Papan ACT DK-2
2. *Power Supply*
3. Multimeter
4. Kabel jumper pelangi
5. Kabel power

C. TEORI

Sebuah master_jk flip-flop terbuat dari dua buah SR Flip-Flop dilengkapi dengan dua buah gerbang AND. SR Flip-Flop terdiri dari 2 bagian yaitu master dan slave. Master berfungsi untuk menerima data dari input, sementara slave berfungsi untuk mengeluarkan data di output. Berdasarkan fungsinya, master dan slave bekerja secara bergantian, dimana giliran dari master dan slave tersebut diatur oleh fungsi pengontrol waktu. Fungsi ini diletakkan oleh input CLK yang diumpankan ke masing-masing gerbang AND pada sr flip-flop depan dan belakang. Apabila CLK diberikan input "1", maka gerbang AND pada master akan enable, sehingga master akan menerima data input, dan slave akan tidak aktif. Sedangkan apabila CLK diberikan input "0", maka master akan tidak aktif, sedangkan gerbang AND pada slave menjadi enable, dan slave akan memberikan respon pada output.

Perbedaan JK flip-flop dengan Master Slave JK flip-flop

Perbedaannya yaitu bahwa respons pembacaan data oleh master dilakukan pada satu pulsa clock penuh yang bernilai logika "1", demikian pula respons pengeluaran data oleh slave juga dilakukan pada satu pulsa clock penuh pada nilai logika "0". Block diagram sebuah master slave JK Flip-Flop yang dibentuk dari SR Flip-Flop ditunjukkan pada gambar.

MODUL VIII

COUNTER UP/DOWN

A. TUJUAN

Adapun tujuan percobaan ini adalah :

1. Membangun rangkain counter Up dan Down pada papan ACT DK 2.
2. Memeriksa sifat dari rangkaian Up dan Down.
3. Membuktikan tabel kebenaran dari counter up dan down.

B. PERALATAN DAN BAHAN

1. Papan ACT DK-2
2. *Power Supply*
3. Multimeter
4. Kabel jumper pelangi
5. Kabel power

C. TEORI

Counter juga disebut pencacah atau penghitung yaitu rangkaian logika sekuensial yang digunakan untuk menghitung jumlah pulsa yang diberikan pada bagian masukan. *Counter* digunakan untuk berbagai operasi aritmatika, pembagi frekuensi, penghitung jarak (odometer), penghitung kecepatan (spedometer), yang pengembangannya digunakan luas dalam aplikasi perhitungan pada instrumen ilmiah, kontrol industri, komputer, perlengkapan komunikasi, dan sebagainya .

Counter tersusun atas sederetan flip-flop yang dimanipulasi sedemikian rupa dengan menggunakan peta Karnough sehingga pulsa yang masuk dapat dihitung sesuai rancangan. Dalam perancangannya *counter* dapat tersusun atas semua jenis flip-flop, tergantung karakteristik masing-masing flip-flop tersebut.

Dilihat dari arah cacahan, rangkaian pencacah dibedakan atas pencacah naik (Up Counter) dan pencacah turun (Down Counter). Pencacah naik melakukan cacahan dari kecil ke arah besar, kemudian kembali ke cacahan awal secara otomatis. Pada pencacah menurun, pencacahan dari besar ke arah kecil hingga cacahan terakhir kemudian kembali ke cacahan awal.

Tiga faktor yang harus diperhatikan untuk membangun pencacah naik atau turun yaitu (1) pada transisi mana Flip-flop tersebut aktif. Transisi pulsa dari positif ke negatif atau sebaliknya, (2) output Flip-flop yang diumpankan ke Flip-flop berikutnya diambilkan dari mana. Dari output Q atau $\bar{Q}$, (3) indikator hasil cacahan dinyatakan sebagai output yang mana. Output Q atau $\bar{Q}$. ketiga faktor tersebut di atas dapat dinyatakan dalam persamaan EX-OR.

Secara global *counter* terbagi atas 2 jenis, yaitu: *Synchronous Counter* dan *Asynchronous counter*. Perbedaan kedua jenis *counter* ini adalah pada pemicuannya. Pada *Synchronous counter* pemicuan flip-flop dilakukan serentak

DAFTAR PUSTAKA

- Bartee, T.C., Ph.D, 1985, "*Digital Computer Fundamental*", 6th Ed, Mc Graw Hill, Inc, 1985. Diterjemahkan oleh: Liong T.H., Ph.D, 1991, Penerbit Erlangga, Jakarta.
- Harper C.A., and Jones H.C., 1996, "*Active Electronic Component Handbook*", 2nd Ed Mc Graw Hill, Singapore.
- Malvino, A.P, Ph.D, 1988, "*Elektronika Komputer Digital*", Edisi kedua, penerbit Erlangga, Jakarta.
- Tocci, R.J., 1988, "*Digital Systems : Principle and applications*", Fourth ed, Prentice Hall, Inc, New Jersey.
- Tokheim, R.L., M.Sc., 1984, "*Digital Principle*", 2nd ed, Mc Graw Hill, Inc, Singapore. Diterjemahkan oleh: Sutisna Ir., 1994, Penerbit Erlangga Jakarta.
- Widjanarka W.N., Ir., 1996, "*Catatan Teori dan Hasil Percobaan Teknik Digital*", PAT Ajendam IV Semarang.

ASSEMBLING MANUAL FOR DK1 & DK2

DK1 : DTL NAND GATES UNIT

Used for:

Learning the fundamental characteristics of NAND gate, such as transfer characteristic, effect of level shift diodes, and influence of sink current.
Learning the construction and the function of flip-flop circuits.

DK2 : MASTER-SLAVE JK F/F BLOCKS

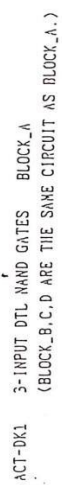
Used for:

Learning the application of master-slave J/K flip-flops to counters and registers, and their function.

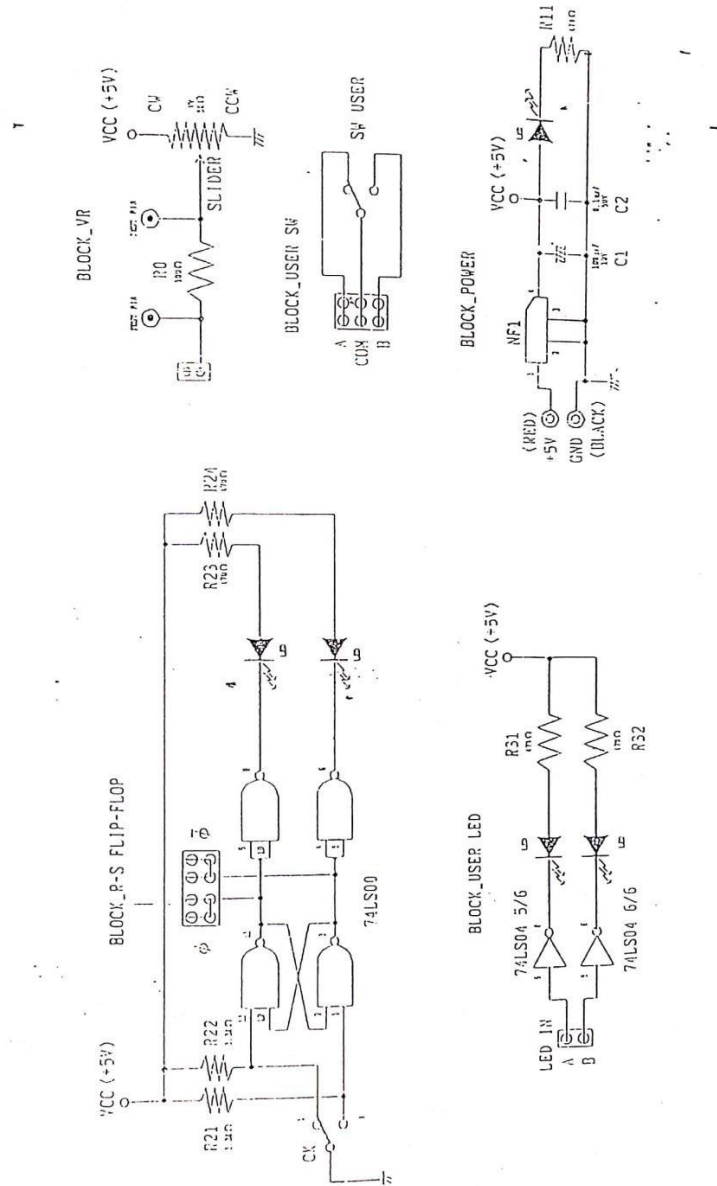


Scanned with
CamScanner

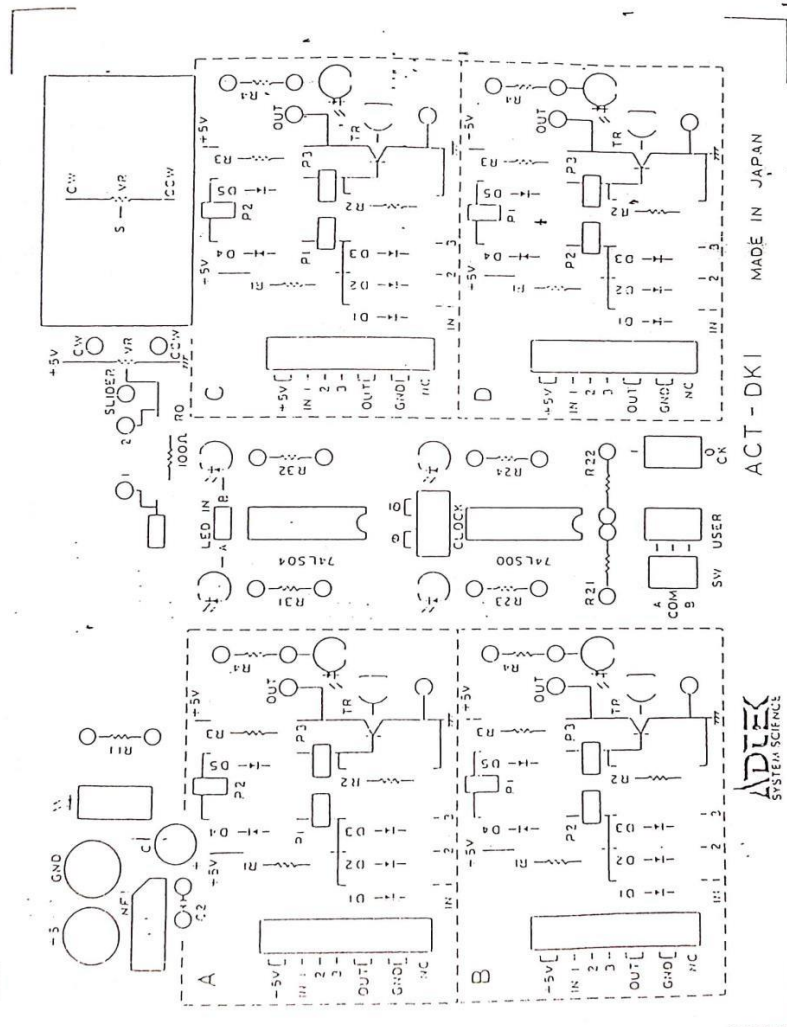
14



CIRCUIT DIAGRAM OF DK1 (2/2)



2. PARTS LOCATION OF DK1



3. PARTS LIST OF DK1

PC board	
ACT-DK1	1
TTL	
74LS00	1+1(spare)
74LS04	1+1(spare)
IC socket	
14pin	2
transistor	
2SC1815	1+1(spare)
diode	
1S1588	20
LED	
TLR146	3
09-1010-60	1
resistor	
3.3k	2
3.0k	1
1.0k	4
470	9
220	4
100	1
variable resistor	
5.0k	1
mount adapter	1
screw(10mm)	2
nut	2
washer	2
lead wire	3
capacitor	
100μ	1
0.1μ	1
straight header	
2pin	14
6pin	1
8pin	1
20pin	4
others	
noise filter	1
check pin	10
terminal	2 (red, black)
toggle switch	2
	6
	6

4. PROCEDURE FOR ASSEMBLING DK1

(1) Soldering

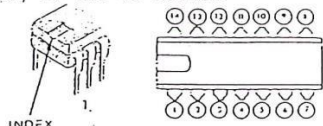
- 1st diode [polarity]
- 2nd resistor [resistance]
- 3rd IC socket [direction]
- 4th straight header
- 5th LED [polarity]
- 6th transistor [pin assignment]
- 7th capacitor, noise filter [polarity]
- 8th toggle switch

(2) Screw up

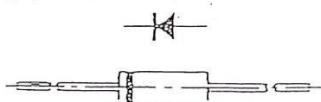
- 1st variable resistor
(and soldering three lead wires : SLIDER-S, CW-CW, CCW-CCW)
- 2nd terminal (power supply)
- 3rd spacer

5. DIRECTION, POLARITY OF PARTS

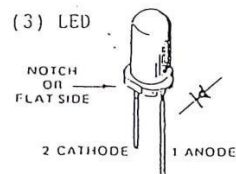
(1) IC and IC socket



(2) Diode



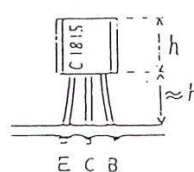
(3) LED



(4) Transistor

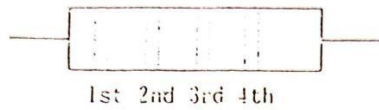


Soldering of Tr.



(5) Electrolytic capacitor

6. COLOR CODE FOR RESISTOR



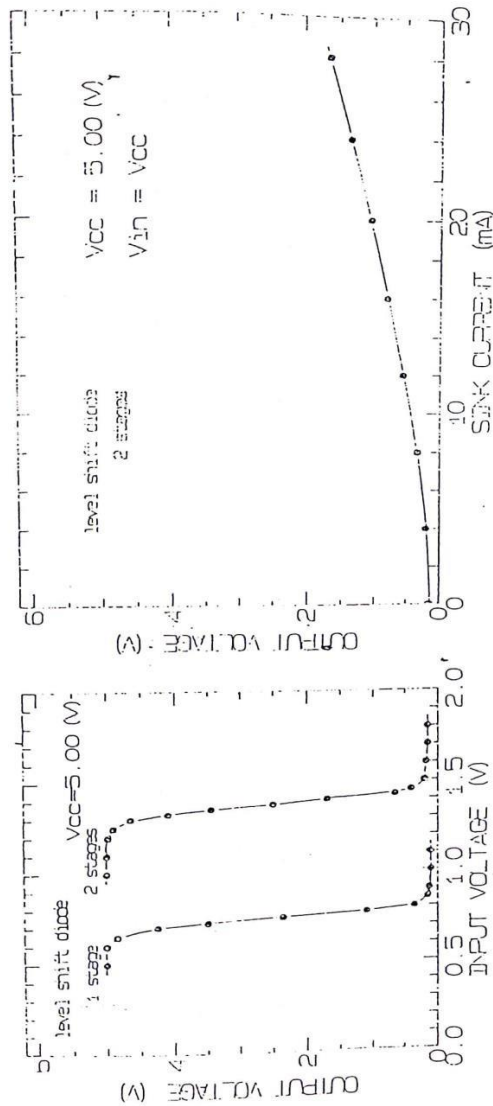
color	1st significant figure	2nd figure	3rd multiplier	4th allowable error
black	0	0	10^0	
brown	1	1	10^1	$\pm 1\%$
red	2	2	10^2	$\pm 2\%$
orange	3	3	10^3	
yellow	4	4	10^4	
green	5	5	10^5	
blue	6	6	10^6	
violet	7	7	10^7	
gray	8	8	10^8	
white	9	9	10^9	
gold			10^{-1}	$\pm 5\%$
silver			10^{-2}	$\pm 10\%$
none				$\pm 20\%$

Significant figure for nominal resistance (E24)

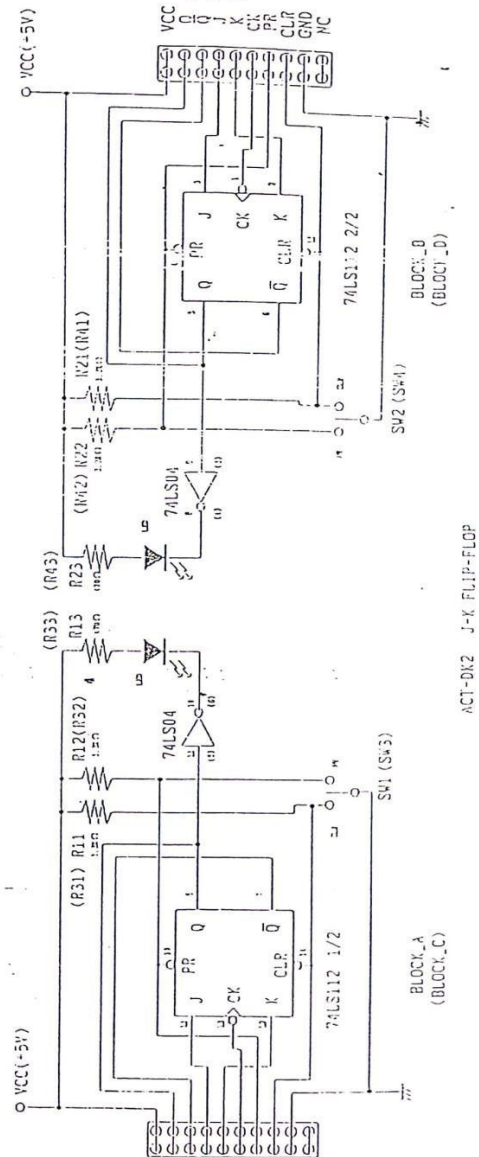
10 11 12 13 15 16 18 20 22 24 27 30
33 36 39 43 47 51 56 62 68 75 82 91

7. EXAMPLE OF ANALOG CHARACTERISTICS OF DK1

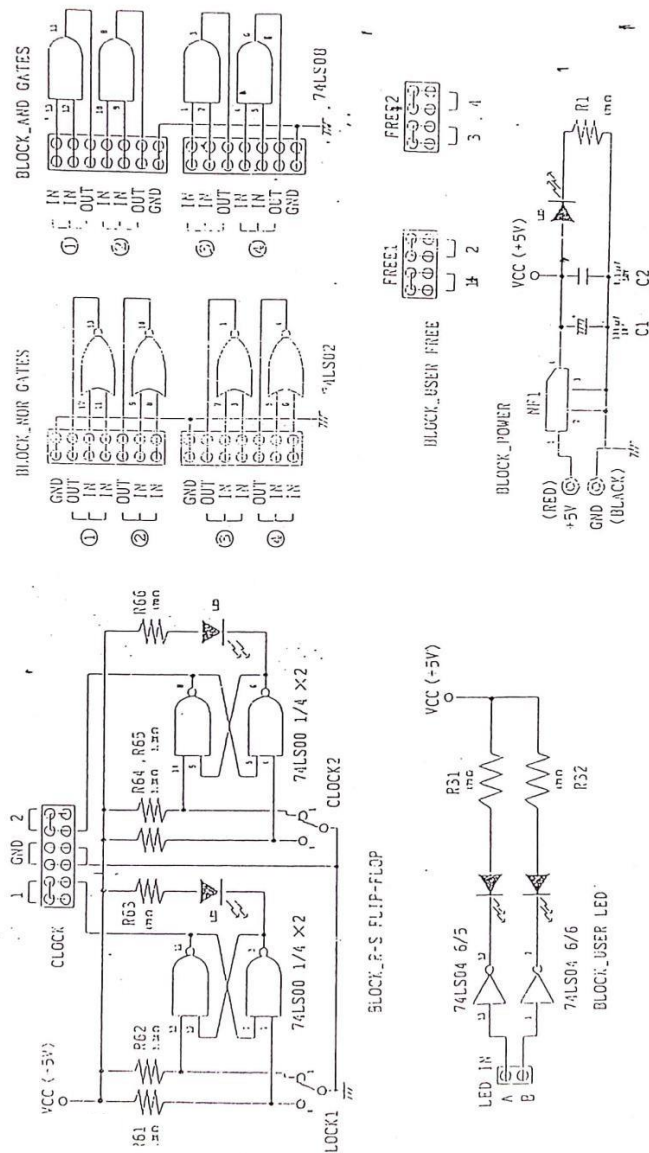
AA



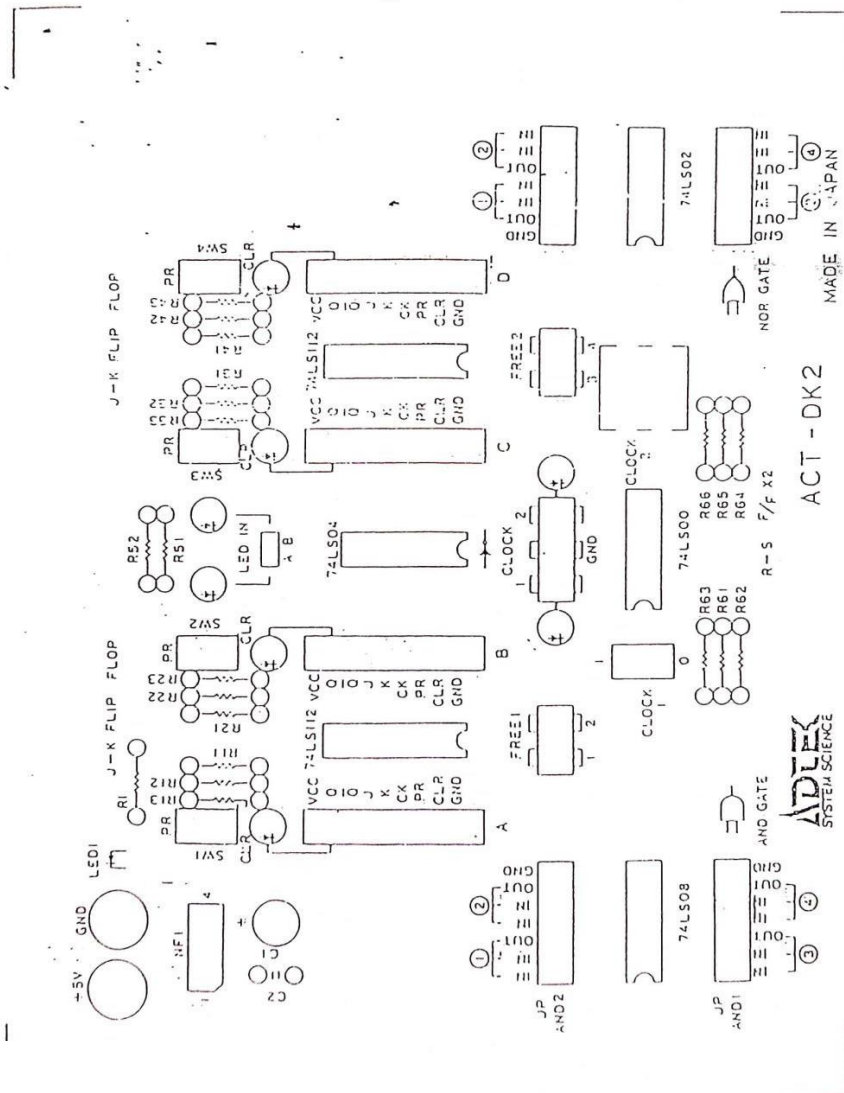
8. CIRCUIT DIAGRAM OF DK2 (1/2)



CIRCUIT DIAGRAM OF DK2 (2/2)

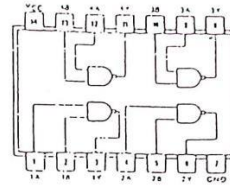


9. PARTS LOCATION OF DK2

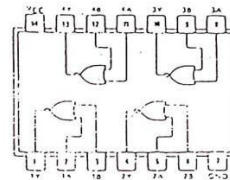


10. PIN ASSIGNMENT, BLOCK DIAGRAM AND CHARACTERISTICS OF TTLs

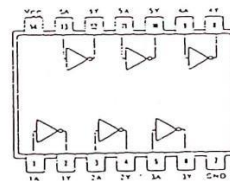
QUADRUPLE 2-INPUT
POSITIVE-NAND GATES
00



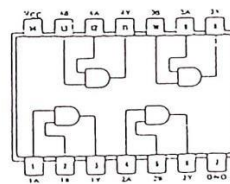
QUADRUPLE 2-INPUT
POSITIVE-NOR GATES
02



HEX INVERTERS
04



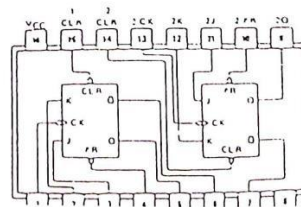
QUADRUPLE 2-INPUT
POSITIVE-AND GATES
08



DUAL J-K NEGATIVE-EDGE-TRIGGERED FLIP-FLOPS WITH PRESET AND CLEAR
112

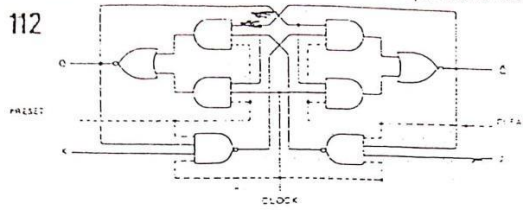
FUNCTION TABLE

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	$\bar{Q}$
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H [*]	H [*]
H	H	1	L	L	Q ₀	$\bar{Q}_0$
H	H	1	H	L	H	L
			L	H	L	H
			X	X	TOGGLE	



functional block diagrams and schematics of inputs and outputs

112



recommended operating conditions

	SERIES 54LS/74LS	LS76A, LS112A			UNIT
		MIN	NOM	MAX	
Supply voltage, V_{CC}	Series 54LS	4.5	5	5.5	V
	Series 74LS	4.75	5	5.25	
High-level output current, I_{OH}				-100	μA
Low-level output current, I_{OL}	Series 54LS			4	mA
	Series 74LS			3	
Clock frequency, f_{clock}		0	30		MHz
Pulse width, t_w	Clock high	20			ns
	Preset or clear "low"	25			
Setup time, t_{su}	High-level data	20			ns
	Low-level data	20			
Hold time, t_h		0			ns
Operating free-air temperature, T_A	Series 54LS	-55		125	$^{\circ}C$
	Series 74LS	0		70	

↑: The arrow indicates the edge of the clock pulse used for reference; ↑ for the rising edge, ↓ for the falling edge.

electrical characteristics over recommended operating free-air temperature range

PARAMETER		TEST CONDITIONS ¹	LS76A, LS112A		UNIT
			MIN	TYP ² MAX	
V_{IH}	High-level input voltage		2		V
V_{IL}	Low-level input voltage	Series 54LS		0.7	V
		Series 74LS		0.8	
V_{IK}	Input clamp voltage	$V_{CC} = \text{MIN.}$, $I_I = -18 \text{ mA}$		-1.5	V
V_{OH}	High-level output voltage	Series 54LS $V_{CC} = \text{MIN.}$, $V_{IH} = 2 \text{ V}$	2.5	3.4	V
		Series 74LS $V_{IL} = V_{IL \text{ max.}}$, $I_{OH} = -100 \mu A$	2.7	3.4	
V_{OL}	Low-level output voltage	Series 54LS $V_{CC} = \text{MIN.}$, $I_{OL} = \text{MAX.}$	0.25	0.4	V
		Series 74LS $V_{IL} = V_{IL \text{ max.}}$	0.35	0.5	
		Series 74LS $V_{IH} = 2 \text{ V}$, $I_{OL} = 4 \text{ mA}$	0.25	0.4	
I_I	Input current at maximum input voltage	D, J, K, or R		0.1	mA
		Clear		0.3	
		Preset		0.3	
		Clock		0.4	
I_{IH}	High-level input current	D, J, K, or R		20	μA
		Clear		60	
		Preset		60	
		Clock		80	
I_{IL}	Low-level input current	D, J, K, or R		-0.4	mA
		Clear		-0.8	
		Preset		-0.8	
		Clock		-0.8	
I_{OS}	Short-circuit output current	Series 54LS	-20	-100	mA
		Series 74LS	-20	-100	

CamScanner

11. PARTS LIST OF DK2

PC board

ACT-DK2 1

TTL

74LS00 1+1(spare)

74LS02 1+1(spare)

74LS04 1+1(spare)

74LS08 1+1(spare)

74LS112 2+2(spare)

IC socket

14pin 4

16pin 2

LED

TLR146 8

09-1019-80 1

resistor

3.3k 12

470 9

capacitor

100μ 1

0.1μ 1

straight header

2pin 1

8pin 2

12pin 1

14pin 4

20pin 4

others

noise filter 1

terminal 2 (red, black)

toggle switch 4 ON-OFF-ON (with neutral)

toggle switch 1 ON-ON (without neutral)

push-button switch 1

spacer 6

screw(6mm) 6

12. PROCEDURE FOR ASSEMBLING DK2

(1) Soldering

- 1st resistor [resistance]
- 2nd IC socket [direction]
- 3rd straight header
- 4th LED [polarity]
- 5th capacitor, noise filter [polarity]
- 6th push-button switch [fit projection to hole size]
- 7th toggle switch
 - [for SW1-SW4 ON-OFF-ON (with neutral) --- 12A]
 - [for CLOCK ON-ON (without neutral) ---- 19C]

(2) Screw up

- 1st terminal (power supply)
- 2nd spacer